

(12) NACH DEM VERTRAG ÜBER DIE INTERNATIONALE ZUSAMMENARBEIT AUF DEM GEBIET DES PATENTWESENS (PCT) VERÖFFENTLICHTE INTERNATIONALE ANMELDUNG

(19) Weltorganisation für geistiges Eigentum
Internationales Büro



(43) Internationales Veröffentlichungsdatum
1. August 2002 (01.08.2002)

PCT

(10) Internationale Veröffentlichungsnummer
WO 02/058967 A1

(51) Internationale Patentklassifikation⁷: B60R 16/02, H02J 7/14, G01R 19/165

(72) Erfinder; und

(21) Internationales Aktenzeichen: PCT/EP01/15040

(75) Erfinder/Anmelder (nur für US): ENGELMANN, Mario [DE/DE]; Birkenweg 52, 61449 Steinbach/Ts. (DE). FEY, Wolfgang [DE/DE]; Nesselweg 17, 65527 Niedernhausen (DE). OEHLER, Peter [DE/DE]; Adolf-Haeuser-Str. 18, 65929 Frankfurt-Höchst (DE).

(22) Internationales Anmeldedatum:
19. Dezember 2001 (19.12.2001)

(81) Bestimmungsstaaten (national): DE, JP, US.

(25) Einreichungssprache: Deutsch

(84) Bestimmungsstaaten (regional): europäisches Patent (AT, BE, CH, CY, DE, DK, ES, FI, FR, GB, GR, IE, IT, LU, MC, NL, PT, SE, TR).

(26) Veröffentlichungssprache: Deutsch

(30) Angaben zur Priorität:
101 02 947.0 23. Januar 2001 (23.01.2001) DE

Veröffentlicht:

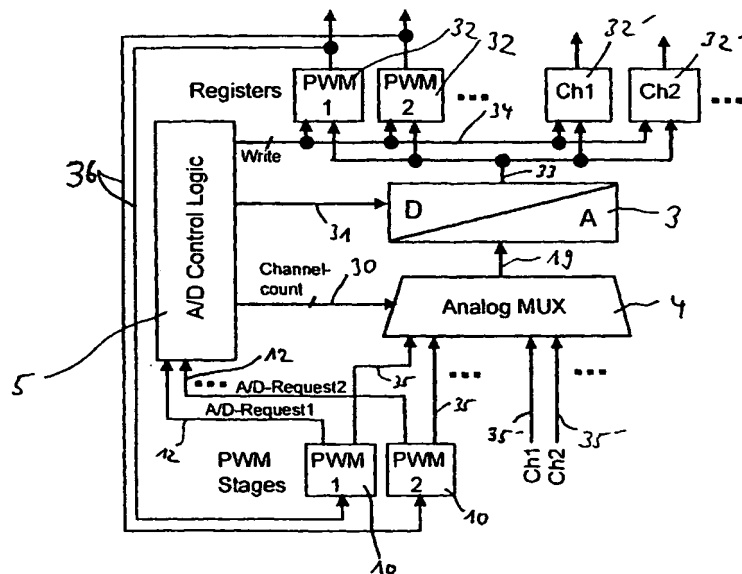
- mit internationalem Recherchenbericht
- vor Ablauf der für Änderungen der Ansprüche geltenden Frist; Veröffentlichung wird wiederholt, falls Änderungen eintreffen

(71) Anmelder (für alle Bestimmungsstaaten mit Ausnahme von US): CONTINENTAL TEVES AG & CO. OHG [DE/DE]; Guerickestrasse 7, 60488 Frankfurt/Main (DE).

[Fortsetzung auf der nächsten Seite]

(54) Title: CIRCUIT ARRANGEMENT AND METHOD FOR MEASURING CURRENT IN VEHICLE BRAKING SYSTEMS

(54) Bezeichnung: SCHALTUNGSANORDNUNG UND VERFAHREN ZUR MESSUNG DES STROMS IN KRAFTFAHRZEUGBREMSSYSTEMEN



(57) Abstract: The invention relates to a circuit arrangement for controlling the current in load periods by modulating pulse-width. The circuit arrangement comprises at least two driver stages (10) for controlling the loads and one or more current measuring devices (3) and at least one multiplexer (4) that supplies current measuring signals via the load current in the driver stages to one or more current measuring devices according to one or more control signals (30, 31) for the multiplexer, the control signals being generated by a control device (5). The invention further relates to a method wherein the time of current measurements is controlled by an organized temporary sequence.

[Fortsetzung auf der nächsten Seite]



WO 02/058967 A1



Zur Erklärung der Zweibuchstaben-Codes und der anderen Abkürzungen wird auf die Erklärungen ("Guidance Notes on Codes and Abbreviations") am Anfang jeder regulären Ausgabe der PCT-Gazette verwiesen.

(57) Zusammenfassung: Beschrieben ist eine Schaltungsanordnung zur Regelung des Stroms in Lasten durch Modulation der Pulsweite, umfassend mindestens zwei zur Ansteuerung der Lasten vorgesehene Treiberstufen (10) und eine oder mehrere Strommess-einrichtungen (3) und mindestens einen Multiplexer (4), der Strommesssignale über den Laststrom in den Treiberstufen einer oder mehreren Strommesseinrichtungen in Abhängigkeit von einem oder mehreren Steuersignalen (30, 31) für den Multiplexer zuführt, wobei die Steuersignale durch eine Kontrolleinrichtung (5) erzeugt werden. Weiterhin wird ein Verfahren beschrieben, bei dem der Zeitpunkt der Strommessungen durch eine organisierte zeitliche Abfolge gesteuert wird.

Schaltungsanordnung und Verfahren zur Messung des Stroms in Kraftfahrzeugbremsystemen

Die Erfindung betrifft eine Schaltungsanordnung gemäß Oberbegriff von Anspruch 1, ein Verfahren gemäß Oberbegriff von Anspruch 6 und die Verwendung der erfindungsgemäßen Schaltungsanordnung in Bremskraft- oder Fahrdynamikreglern für Kraftfahrzeuge.

Elektronische Steuergeräte für Kraftfahrzeugbremsanlagen führen in zunehmendem Maße Funktionen aus, die entweder zur Fahrsicherheit beitragen oder neuerdings sogar grundlegende Fahrzeugfunktionen, wie die Bremsfunktion als solches, umfassen. Beispiele für Funktionen zur Verbesserung der Fahrsicherheit sind die Blockierschutzregelung (ABS) oder die Fahrdynamikregelung (ESP: Elektronisches Stabilitätsprogramm). Die Bremsfunktion als solches wird in neueren elektronischen Bremssystemen, wie der Elektrohydraulischen Bremse (EHB) oder der Elektromechanischen Bremse (EMB), ebenfalls durch das elektronische Steuergerät der Bremse übernommen.

Es werden daher immer größere Anforderungen an die Zuverlässigkeit, Fehlertoleranz und die Fehlerbehandlung der elektronischen Steuergeräte gestellt.

Es ist bekannt, in elektronischen Steuergeräten für Kraftfahrzeugbremsysteme Sicherheitseinrichtungen vorzusehen, mit denen auftretende Defekte der darin enthaltenen elektronischen Bauelemente erkannt werden können. Bei Erkennung eines solchen Defekts können geeignete Gegenmaßnahmen, wie beispielsweise die Abschaltung des Steuergeräts oder die Umschaltung des Steuergeräts in einen Notfallmodus, vorgenommen werden. Zur Erkennung von Defekten können sicherheitsrelevante Schaltungsteile doppelt oder mehrfach (redundant) ausgeführt sein. Durch Vergleich der Funktion der mehrfach vorhandenen Schaltungsteile können auftretende Fehler in

vielen Fällen erkannt werden.

In elektronischen Reglern werden Halbleiterbauelemente, wie Leistungsfeldeffekttransistoren (Power-MOSFETs, FETs), unter anderem zur Ansteuerung der elektromechanischen Hydraulikventile, die zur Regelung des Bremsdrucks vorgesehen sind, eingesetzt. Eine Regelung des hydraulischen Drucks kann hierbei mittels einer pulsweitenmodulierten Treiberstufe, welche in der Regel zumindest eines der oben genannten Halbleiterbauelemente umfaßt, erfolgen (PWM-Regelung).

Bei einer pulsweitenmodulierten Regelung eines Stromes, die einen digitalen Regler verwendet, muß der Strom über einen Analog/Digital-Wandler (A/D-Wandler) zu ganz bestimmten Zeiten gemessen werden. Will man mehrere solcher pulsweitenmodulierten Treiber gleichzeitig betreiben, so wird man einen A/D-Wandler pro pulsweitenmodulierter Stufe vorsehen. Diese Vorgehensweise ist zum Beispiel deshalb nachteilhaft, da sie aufwendig zu realisieren ist, wodurch insbesondere in der Massenfertigung hohe Kosten entstehen, und da ein A/D-Wandler nur für kurze Zeit, meist nur einen Bruchteil der zur Verfügung stehenden Zeit, benötigt wird. Zum Beispiel bei einer Dauer einer A/D-Wandlung von 5 μ s und einer Frequenz der Pulsweitenmodulation von 4 kHz wäre der A/D-Wandler lediglich zu 2 % ausgelastet.

Die Erfindung setzt sich zum Ziel, diese Nachteile zu überwinden.

Nach der Erfindung wird die Schaltungsanordnung gemäß Anspruch 1 vorgeschlagen.

Gemäß der Erfindung erfolgt bevorzugt die Messung der Stromwerte mehrerer pulsweitenmodulierter Treiberstufen mittels einer gegenüber der Anzahl der pulsweitenmodulierten Treiberstufen verringerten Anzahl von Strommesseinrichtungen zur individuellen Regelung des Laststroms.

Die Treiberstufen, welche bevorzugt zur Ansteuerung induktiver Lasten, wie Spulen, vorgesehen sind, können ein oder mehrere Halbleiterschaltenelemente, wie Feldeffekttransistoren (FETs), Sense-FETs etc., umfassen. Bei den Lasten handelt es sich besonders bevorzugt um Ventilsolenoiden von elektromagnetischen Betätigungsventilen für hydraulische Bremsanlagen.

Bei der Strommeßeinrichtung handelt es sich bevorzugt im wesentlichen um einen A/D-Wandler. Bevorzugt wird genau ein A/D-Wandler für mehrere pulsweitenmodulierte Stufen verwendet. Es ist möglich, daß der A/D-Wandler auch weitere zu wandelnde Kanäle verarbeitet, wenn diese nicht zeitkritisch sind.

Es hat sich gezeigt, daß die Reihenfolge und/oder der Zeitpunkt der Strommessung für die einzelnen pulsweitenmodulierten Stufen durch die erfindungsgemäße Schaltungsanordnung organisiert werden muß. Hierbei muß sichergestellt sein, daß keine Strommessung ausgelassen wird, was zu einer instabilen Regelung führen kann, und daß Ungenauigkeiten, welche durch die Organisation hervorgerufen werden können, nur zu einem möglichst geringen Maße zu Meßfehlern bei der Strommessung führen.

Die Funktionsweise eines bevorzugt in der Treiberstufe einsetzbaren Sense-FETs geht beispielsweise aus dem US-Patent Nr. 5,079,456 oder der Deutschen Patentanmeldung DE 195 20 735 A1 hervor. Demnach kann der Laststrom eines Leistungs-FETs dadurch erfaßt werden, daß dem Leistungs-FET auf dem Halbleitermaterial in unmittelbarer Nähe ein ähnlicher, von der Fläche her kleinerer FET, parallel geschaltet wird. Der durch den kleineren FET fließende Strom ist zum Laststrom des Leistungs-FETs weitestgehend proportional, jedoch ist der Strom um ein strukturell festgelegtes Zahlenverhältnis kleiner als der Laststrom, welches dem Verhältnis an verbrauchter Chipfläche zwischen Leistungs-FET und Sense-FET im wesentlichen entspricht.

Zur Organisation der Strommessungen ist in der Schaltungsanordnung eine Kontrolleinrichtung vorgesehen. Die Kontrolleinrichtung steuert die Zuordnung des Eingangs des A/D-Wandlers zu den Strommeßeinrichtungen der Treiberstufen auf Anforderung.

Die erfindungsgemäße Schaltungsanordnung stellt bevorzugt eine bauliche Einheit, insbesondere ein Halbleiter-Substrat, dar, auf der die Strommeßeinrichtung, die Einrichtung zur Reduzierung der Meßkanäle, die Endstufen und der A/D-Wandler zusammengefaßt sind.

Die Erfindung betrifft auch ein Verfahren gemäß Anspruch 6.

Nach der Erfindung wird der Zeitpunkt der Strommessungen durch eine organisierte zeitliche Abfolge gesteuert.

Bevorzugt erfolgt die Organisation nach einer ersten bevorzugten Ausführungsform so, daß in einer vorgegebenen Reihenfolge jede Treiberstufe in einer zeitlichen Abfolge abwechselnd eine ausschließliche höchste Priorität zugeordnet bekommt.

Die Handhabung der Anforderung erfolgt je nach Situation insbesondere gemäß nachfolgenden Schritten:

- A) Durch den A/D-Wandler wird zuerst immer die Anforderung der Treiberstufe mit der momentan höchsten Priorität bearbeitet.
- B) Nachdem Schritt A) beendet ist, wird geprüft, ob in einem Speicher (z.B. eine Warteschlange) weitere unbearbeitete Anforderungen vorhanden sind.
- C) Wenn die Prüfung in Schritt B) positiv ausfällt, wird eine der gespeicherten Anforderungen bearbeitet.
- D) Gegebenfalls kann, wenn die Prüfung in Schritt B) negativ ausfällt, eine Anforderung zur A/D-Wandlung durchgeführt werden, welche nicht von einer Treiberstufe stammt.

Gemäß der ersten bevorzugten Ausführungsform ist der Speicher als Warteschlange organisiert, so daß immer eine früher eingegangene Anforderung vor einer später eingegangenen bearbeitet wird (First-Come-First-Serve).

Gemäß einer zweiten bevorzugten Ausführungsform zur Organisation der Strommessungen wird der Speicherinhalt nach einer Reihenfolge abgearbeitet, die berücksichtigt, wieviel Zeit zur Bearbeitung einer individuellen Anforderung noch zur

Verfügung steht. Hierdurch wird unter anderem der Tatsache Rechnung getragen, daß in der Regel die mögliche Meßzeit durch eine endliche Länge der Ansteuerimpulse begrenzt ist. Demzufolge wird die Bearbeitung von gespeicherten Anforderungen nach dieser Ausführungsform in einer Reihenfolge vorgenommen, die den Zeitpunkt der Endflanke der Ansteuerimpulse berücksichtigt. Hierzu werden insbesondere die Anforderungen von Treiberstufen in der Reihenfolge ihrer Werte für den aktuellen duty cycle (dc) sortiert und gemäß dieser Reihenfolge abgearbeitet. Es ist ganz besonders bevorzugt, wenn dabei die Sortierung nach einer Reihenfolge erfolgt, nach der immer die Anforderung mit dem kleinsten Wert für den duty cycle zuerst bearbeitet wird. Durch Organisation der Strommessungen nach der hier beschriebenen Ausführungsform kann vorteilhafterweise der weiter oben angegebene Schritt entfallen, nach dem der Stufe mit der aktuellen Zeitscheibe immer die höchste Priorität zugeteilt wird.

Wie bereits gesagt, kann, wenn der Speicher leer ist und noch ausreichend Zeit innerhalb der momentanen Zeitscheibe zur Verfügung steht, eine Anforderung zur A/D-Wandlung bearbeitet werden, welche nicht von den Treiberstufen stammt. Es kann außerdem zweckmäßig sein, daß die verbleibende Zeit zur Abarbeitung der A/D-Kanäle in einer vorgegebenen Reihenfolge genutzt wird.

Die Schaltungsanordnung nach der Erfindung läßt sich besonders vorteilhaft in elektronischen Steuergeräten für Kraftfahrzeugbrems- und Regelsystemen verwenden, insbesondere in sogenannten integrierten Bremssystemen, bei denen elektronisches Steuergerät (ECU) mit einer hydraulischen Steuervorrichtung (Ventilblock, HCU) zu einem monolithischen Block zusammengefaßt sind.

Im folgenden werden die Anforderungen an eine Strommeßeinrichtung zur Strommessung an mehreren pulsweitenmodulierten Treiberstufen näher beschrieben.

Weitere bevorzugte Ausführungsformen der Erfindung ergeben sich aus den Unteransprüchen und der nachfolgenden Figurenbeschreibung, die ein Ausführungsbeispiel für die Erfindung enthält.

Es zeigen

- Fig. 1 den Signalverlauf für eine pulsweitenmodulierte Regelung im eingeschwungenen Zustand,
- Fig. 2 Schaltbilder für Strommeßeinrichtungen zur Strommessung bei einem Low-Side-Treiber,
- Fig. 3 eine erfindungsgemäße Schaltungsanordnung mit einem A/D-Wandler, pulsweitenmoduliert angesteuerten Stufen und zusätzlichen A/D-Wandler-Kanälen und
- Fig. 4 ein Diagramm mit unterschiedlichen Signalverläufen in der Schaltungsanordnung gemäß Fig. 3.

Die Erläuterung der Funktionsweise der erfindungsgemäßen Schaltungsanordnung in Fig. 3 erfolgt zunächst unter Bezugnahme auf Fig. 1. Die Einstellung des Stromes I (Teilbild b), Bezugszeichen 26, in einer induktiven Last, z.B. Spule eines Ventils oder eines Motors, erfolgt mittels pulsweitenmodulierter Ansteuerung eines FETs 7 (Fig. 2). Durch Stromrückkopplung wird der Laststrom geregelt. Teilbild a) gibt den Verlauf eines Ansteuersignals 14 für eine Treiberstufe

wieder. Der Ansteuerimpuls 37 ist rechteckförmig. Die Dauer einer Ansteuerperiode $T_{P_{PWM}}$, welche in allen Treiberstufen gleich ist (gemeinsame Periode), setzt sich aus der Zeit t_{ON} (Bezugszeichen 1) und t_{OFF} zusammen, so daß gilt: $T_{P_{PWM}} = t_{ON} + t_{OFF}$. Der duty cycle ist definiert als $dc = t_{ON} / T_{P_{PWM}}$. Während t_{ON} wird die Last angesteuert, während t_{OFF} ist der Ansteuertransistor gesperrt und es fließt ein Rezirkulationsstrom über einen hierzu vorgesehenen Strompfad, welcher durch eine Diode oder eine aktive Schaltung gebildet wird. Bei gegebenem Wert von dc ergeben sich für die Anschaltdauer des Steuertransistors: $t_{on} = dc * T_{P_{PWM}}$. Die Rezirkulationszeit berechnet sich zu $t_{off} = (1 - dc) * T_{P_{PWM}}$. Der Verlauf der Kurven in Fig. 1 ist idealisiert dargestellt. Der Strom durch die Spule verhält sich näherungsweise linear, wenn die Zeitkonstante τ der Spule groß ist gegenüber der Periode $T_{P_{PWM}}$. Teilbild b) zeigt, daß der Spulenstrom zu einem Zeitpunkt gemessen werden sollte, der vor der Endflanke 37 des Ansteuerimpulses 37 liegt. Der Mittelwert des Spulenstroms läßt sich besonders vorteilhaft bestimmen, wenn eine Strommessung möglichst genau zum Zeitpunkt $t_{ON} / 2$ erfolgt.

In Fig. 2 ist ein Beispiel für eine Treiberstufe zum Ansteuern einer induktiven Last dargestellt. Die Ansteuerung der Last kann über einen Low-Side-Treiber oder einen High-side-Treiber (nicht dargestellt) erfolgen. In Teilbild a) ist im Hauptpfad von Main-FET 7 ein Meßwiderstand 2 angeordnet, an dem die stromproportionale Spannung U_s an Klemmen 8 und 9 abgegriffen werden kann. In Teilbild b) wird der Strom über einen getrennten Strompfad eines Sense-FETs 7' zur Strommessung herangezogen.

Die Messung des Spulenstroms erfolgt zweckmäßigerweise bei eingeschaltetem Treiber, d.h. während der Zeit t_{on} , insbesondere zu einem Zeitpunkt, der möglichst genau in der Nähe der halben Einschaltzeit $t_{on} / 2$ liegt. Dies hat den Vorteil, daß der zu diesem Zeitpunkt ermittelte Stromwert näherungsweise dem Mittelwert des Spulenstroms entspricht. Alternativ ist es möglich, den Spulenstrom auch während der Rezirkulationszeit t_{off} über einen Rezirkulationstreiber, z.B. etwa zum Zeitpunkt $t_{off} / 2$ zu bestimmen.

Fig. 3 erläutert ein Beispiel für eine Schaltungsanordnung gemäß der Erfindung, nach dem zur Strommessung genau ein A/D-Wandler verwendet wird. Die Anordnung umfaßt mehrere pulsweitenmoduliert angesteuerte Treiberstufen 10, sowie eine bestimmte Anzahl zusätzlicher A/D-Wandler-Kanäle 35 und 35' und einen A/D-Wandler 3 mit vorgeschaltetem Analog-Multiplexer 4. Ansteuerlogik 5 ist mit den Treiberstufen 10 verbunden, von denen diese Anforderungssignale über Signalleitungen 12 empfängt. Über Leitung 31, steuert Logik 5 den A/D-Wandler. Leitung 30 dient zur Steuerung des Multiplexers 4. Über Eingang 19 werden dem A/D-Wandler analoge Signale zugeführt. Der digitale Ausgang des A/D-Wandlers 33 führt zu Speicherplätzen 32 und 32', welche die ermittelten Stromwerte oder gewandelte Werte der Kanäle 35, 35' (Ch1, Ch2) speichern. Logik 5 weist außerdem eine Schreibleitung 34 auf, mit der der Zugriff von Digitalausgang 33 des A/D-Wandlers auf die Stromspeicherstellen 32, 32' gesteuert wird (Demultiplexer). Von Speicherplätzen 32 mit Stromwerten der Treiberstufen sind Datenleitungen 36 zu den Treiberstufen 10 vorgesehen, welche digitalisierte Stromsignale übermitteln.

Bevorzugt wird die Periode $T_{P_{WM}}$ vollständig in gleichlange Zeitscheiben 11 (siehe Fig. 4) unterteilt, wobei jeder Treiberstufe 10 eine der ermittelten Zeitscheiben zugeordnet wird. Die Anzahl der Treiberstufen wird mit k bezeichnet. Für die Breite einer Zeitscheibe $t_{time-slot}$ gilt dann $t_{time-slot} = (1 / k) * T_{P_{WM}}$. Hierdurch wird das Problem gelöst, daß bei gleichzeitigem Start aller Ansteuerimpulse bei einem kleinen Duty-Cycle dc die zur Strommessung zur Verfügung stehende Zeitspanne t_{on} zu klein sein würde, um alle Strommessungen innerhalb der zur Verfügung stehenden Zeit zu bearbeiten.

Jede Treiberstufe wird zu Beginn ihrer Zeitscheibe eingeschaltet, so daß keine der Treiberstufen zur gleichen Zeit eingeschaltet werden. Dies schließt jedoch nicht aus, daß eine Treiberstufe länger als die entsprechende Zeitscheibe eingeschaltet sein kann, z.B. in der Weise, daß das Ansteuersignal des Treibers immer zu 100 % angesteuert ist. Eine Strommessung mittels des A/D-Wandlers findet dann statt, wenn eine Treiberstufe ein Anforderungssignal (Request) über die ihr zugeordnete Signalleitung 12 an den A/D-Wandler leitet, welcher die A/D-Wandlung nach Empfang eines Anforderungssignals entweder sofort oder zu einem späteren Zeitpunkt durchgeführt.

Bei der Behandlung der Anforderungssignale wird durch die Logik 5 so vorgegangen, daß die Treiberstufe zu einer Zeit, welche innerhalb der ihr zugeordnete Zeitscheibe liegt, oberste Priorität hat, also zuerst bearbeitet wird. Fig. 4 zeigt sechs Zeitscheiben 11 für die Treiberstufen Nr. 1 bis 6. Jeder Treiberstufe ist eines der Signale P1 bis P6 zugeordnet, wobei ausschließlich im Zeitraum einer zugeordneten Priorität das jeweilige Signal auf "high" gesetzt ist. Es kann besonders zur Bearbeitung von Signalen mit kleinem duty

cycle sinnvoll sein, im vorstehend dargelegten Fall eine aktuell in Bearbeitung befindliche Anforderung (z.B. eine laufende A/D-Wandlung) sofort zu unterbrechen (Interrupt). Es ist aber auch möglich, wenn auf die Verarbeitung von Signalen mit besonders kleinem duty cycle verzichtet wird, zunächst die laufende Messung zu beenden und die Messung der Treiberstufe mit der momentanen Priorität unmittelbar darauffolgend zu bearbeiten.

Nach Ablauf der Zeitscheibe einer Treiberstufe verliert die entsprechende Stufe ihre Priorität. Wird von einer Treiberstufe, die keine Priorität hat dennoch ein Anforderungssignal erzeugt, wird die mit dem Anforderungssignal verbundene Anforderung an den A/D-Wandler von einer Kontrolleinrichtung 5 in eine Warteschlange (Queue) eingetragen. Diese Warteschlange wird dann abgearbeitet, wenn die Treiberstufe, welche momentan oberste Priorität hat, ihre Strommessung entweder beendet hat oder keine Strommessung erforderlich ist. Bei der Bearbeitung der Warteschlange wird die zuerst entgegengenommene Anforderung zuerst bearbeitet (First-Come-First-Serve). Wenn die Warteschlange vollständig durch Bearbeitung der Strommessanforderungen abgearbeitet ist, kann der A/D-Wandler zur Messung von anderen Signalen verwendet werden. So kann zum Beispiel ein kontinuierlicher Modus vorgesehen sein, in dem die weiteren Signalkanäle 35, 35', welche nicht PWM-Stufen zugeordnet sind, nach einer festgelegten Reihenfolge abgearbeitet werden.

Das vorstehend beschriebene Konzept zur Strommessung und Stromregelung weist bezüglich des kleinsten einstellbaren duty cycle (dc) eine untere Grenze (t_{on-min}) auf. Wenn dc kleiner als t_{on-min} ist, genügt die zur Verfügung stehende Zeit nicht mehr für eine Strommessung. Erfindungsgemäß ist

daher bevorzugt, die untere Grenze für den duty cycle dadurch abzusenken, daß zumindest bei kleinen Werten von dc eine Strommessung durch jeweils ein Speicherglied pro Stufe vorgenommen wird, so daß der Stromwert der Stufe auch noch für einen längeren Zeitraum für die A/D-Wandlung zur Verfügung steht. Ein Speicherglied kann besonders einfach mittels eines Kondensators realisiert werden, welcher die zum Zeitpunkt des Ausschaltens der Treiberstufe am Ausgang anliegende Spannung hält.

An Hand von Fig. 4 werden nachfolgend zwei Grenzfälle während des Betriebs der Schaltungsanordnung in Fig. 3 näher erläutert. Zeitintervall 27 (T_{PWM}) ist in sechs Zeitintervalle 11 unterteilt.

Extremfall 1

Endstufe Nr. 4 wird durch Signalpuls 13 (VDRVEN4) mit einem sehr kleinen Wert von dc (etwa 5 %) angesteuert, welcher gleichzeitig einen unteren Grenzwert für die beispielgemäße Schaltung darstellt. Die Breite des Signalimpulses ist mit t_{on-min} bezeichnet. Die Meßzeit des A/D-Wandlers bzw. dessen Sample-Zeit muß nun so gewählt werden, daß innerhalb der Zeit t_{on-min} zumindest eine A/D-Wandlung bzw. das Sampling des aktuellen Wertes beendet ist. Andernfall kann es zu einer Instabilität der Regelung kommen. Die Meßzeit des A/D-Wandlers läßt sich auf die weiter unten beschriebene Weise abschätzen.

Extremfall 2

Der zweite Fall behandelt die maximal mögliche Anzahl von gleichzeitig erzeugten Anforderungen. Wie nachfolgend gezeigt wird, sind bei sechs Zeitscheiben maximal drei Anfor-

derungen ohne Priorität und eine Anforderung mit Priorität möglich. Gleichzeitige Anforderungen ohne Priorität erhält man dann, wenn Treiberstufe Nr. 1 mit einem dc von 100 % für die Dauer $t_{ON} = T_{PWM}$, also für die maximal mögliche Zeit, angesteuert wird, Treiberstufe Nr. 2 mit einem dc von $2 / 3 * 100 \%$ und Treiberstufe Nr. 3 mit einem dc von $1/3 * 100 \%$ angesteuert wird. Eine Anforderung mit Priorität erzeugt nun das Signal 13 in Zeitscheibe 4, welches im Zusammenhang mit Extremfall 1 weiter oben bereits beschrieben wurde. Zur verbesserten Übersichtlichkeit sind in Fig. 4 nur die Ansteuersignale der Stufen Nr. 3 und 4, nicht aber die Signale der Stufen Nr. 1 und Nr. 2, eingezeichnet. Somit bezeichnen 18 und 13 die Ansteuersignale der 3. und 4. Stufe (VDRVEN 3 und 4). Im unteren Teil von Fig. 4 sind zusätzlich die Stromverläufe der Treiberstufen Nr. 3 und Nr. 4 qualitativ dargestellt (I_3 und I_4). Der Impulsbeginn von Ansteuersignal 13 wird, wie auch der Impulsbeginn der Ansteuersignale Nr. 1 (Anfangszeitpunkt beliebig), Nr. 2 und Nr. 3, so gewählt, daß $t_{on} / 2$ auf Zeitpunkt 16 zu liegen kommt. Zum Zeitpunkt 16 wird dann z.B. durch Stufe Nr. 1 eine Strommeßanforderung (Pfeil 15) erzeugt, wobei diese Stufe ihre Priorität bereits verloren hat. Bei einer Anforderung durch Stufe Nr. 4, welche die Priorität hat, wird eine weitere Anforderung erzeugt. Somit liegen vier Anforderungen vor, die in der Reihenfolge 28 durch den A/D-Wandler abgearbeitet werden sollen. Nach Beendigung der Bearbeitung von Treiberstufe Nr. 4 (V04) ist nun die Warteschlange maximal mit drei (weiteren) Anforderungen (V01, V02, V03) gefüllt. Die Parameter der Schaltungsanordnung sind daher so auszulegen, daß die zu bearbeitenden Anforderungen noch innerhalb der vollen Zeitscheibe Nr. 4 bearbeitet werden können, da dann Treiberstufe Nr. 3 abgeschaltet wird.

Wie bereits gesagt, kann es, wenn eine Gesamttreiberanzahl von sechs zugrundegelegt wird, im Extremfall bei Ansteuerung aller Treiberstufen maximal zu vier zeitgleichen Anforderungen von Treiberstufen kommen. Dies schließt nicht aus, daß auch die gegebenenfalls ebenfalls angesteuerten Stufen Nr. 5 und 6 weitere Anforderungssignale erzeugen können. Allerdings folgt aus logischen Überlegungen, daß diese Anforderungen nicht zum Zeitpunkt 16, an dem die Anforderungen der Stufen Nr. 1 bis 4 zusammenfallen können, zu liegen kommen können und daher zum Zeitpunkt 16 in der Regel bereits bearbeitet sind bzw. erst noch erzeugt werden.

Abschätzung des Zeitbedarfs einer Strommessung

Zur Berechnung des Zeitbedarfs eines Meßvorgangs ist im wesentlichen der Zeitbedarf des A/D-Wandlers (t_{conv}) zu berücksichtigen, aber auch das Einschwingen der Meßschaltung fließt in die benötigte Einlesezeit ein, welche nachfolgend mit t_{sample} (Bezugszeichen 17 in Fig. 4) bezeichnet wird. Zur Verkürzung des Zeitbedarfs des A/D-Wandlers ist es besonders zweckmäßig solche A/D-Wandler einzusetzen, welche einen Meßwert zunächst einlesen und dann zwischenspeichern (sample and hold, Pipelining), so daß am Eingang bereits ein nachfolgender Wert eingelesen wird, während der aktuelle Wert sich noch in der Wandlung befindet. Eine weitere Zeitverzögerung bzw. Unsicherheit ergibt sich durch die getaktete Abtastung (Polling) des A/D-Wandlereingangs 19, symbolisiert durch die Pfeile 23. Normalerweise fallen die Abtastzeitpunkte durch die Taktung nicht mit den Zeitpunkten der Strommeßanforderungen genau zusammen. Hierdurch ergibt sich eine Zeitverzögerung, die nachfolgend mit t_{polling} bezeichnet wird. Die größte anzunehmende Abweichung ergibt sich, wenn eine Strommeßanforderung unmittelbar nach einer Polling-

Abtastung erfolgt, so daß t_{Polling} als Maximum den Wert t_{conv} annehmen kann. Es gilt daher

$$t_{\text{Polling-max}} = t_{\text{conv}}.$$

Die maximale Wartezeit zwischen Anforderung und Abtasten der priorisierten Stufe (Extremfall 1, siehe Bezugszeichen 21) wird mit $t_{\text{wait-prio-max}}$ bezeichnet und errechnet sich zu

$$t_{\text{wait-prio-max}} = t_{\text{Polling-max}} + t_{\text{sample}} = 2 * t_{\text{conv}}.$$

Damit der Strom einer Treiberstufe noch rechtzeitig gemessen wird, ist zunächst zu fordern, daß der Vorgang des Ab tastens durch den A/D-Wandler noch während des Zeitintervalls t_{on} beendet ist. Es muß daher gelten:

$$t_{\text{wait-prio-max}} \leq t_{\text{on-min}},$$

wobei $t_{\text{on-min}}$ der kleinstmögliche Wert für t_{on} ist.

Ein zur hier durchzuführenden Berechnung geeignetes Beispiel ist der bereits Eingangs erläuterte Extremfall 1 mit kleinem t_{on} (Impuls 13, Treiberstufe Nr. 4). Den hierdurch in der Last hervorgerufenen Strom zeigt Kurve 20. Die Stromanforderung erfolgt unmittelbar nach Zeitpunkt 16 zum Zeitpunkt $t_{\text{on}} / 2$.

Der zweite Extremfall, welcher am Beispiel von Treiberstufe Nr. 3 bereits erläutert wurde, legt eine weitere Grenzbedingung für den Zeitbedarf des A/D-Wandlers fest. Wie bereits gesagt, liegen in diesem Fall eine maximal mögliche Zahl von Anforderungen vor. Die maximale Wartezeit zwischen Anforderung und dessen Bearbeitung durch den A/D-Wandler, welche

nachfolgend mit $t_{\text{wait-max}}$ bezeichnet wird, ist in der Figur durch Doppelpfeil 22 markiert. $t_{\text{wait-max}}$ berechnet sich demnach zu

$$t_{\text{wait-max}} = t_{\text{Polling-max}} + t_{\text{sample}} + 3 * t_{\text{conv}} = 5 * t_{\text{conv}}.$$

Allgemein formuliert ergibt sich der Ausdruck

$$t_{\text{wait-max}} = t_{\text{Polling-max}} + t_{\text{sample}} + \lfloor k/2 \rfloor * t_{\text{conv}}.$$

Als zweite Grenzbedingung muß nun gelten

$$t_{\text{wait-max}} \leq t_{\text{time-slot}}.$$

Durch die weiter oben beschriebene Unterbrechung einer laufenden Wandler (Interrupt) kann $t_{\text{wait-prio-max}}$ um $1 * t_{\text{conv}}$ verringert werden. $t_{\text{wait-max}}$ ändert sich hierdurch nicht.

Der Rippel 29 (siehe Fig. 1) des Stromes im eingeschwungenen Zustand wird durch die Entladung der Spule während der t_{off} -Zeit bestimmt. Er hängt damit von der Zeitkonstanten der Entladung (und damit vom L der Spule) ab, sowie vom aktuellen Duty-Cycle. Aus dem Rippel kann der Stromanstieg während der t_{on} -Zeit ermittelt werden. Hieraus kann berechnet werden, um wieviel sich der Strom während $t_{\text{wait-prio}}$ bzw. t_{wait} ändert. Hierdurch erhält man ein Maß für die Ungenauigkeit, die durch das Verfahren nach der Erfindung in Kauf genommen werden muß.

Patentansprüche

1. Schaltungsanordnung zur Regelung des Stroms in Lasten durch Modulation der Pulsweite, umfassend mindestens zwei zur Ansteuerung der Lasten vorgesehene Treiberstufen (10) und eine oder mehrere Strommeßeinrichtungen (3), insbesondere zur Durchführung des Verfahrens gemäß einem der Ansprüche 6 bis 13, **dadurch gekennzeichnet**, daß mindestens ein Multiplexer (4) vorgesehen ist, der Strommeßsignale über den Laststrom in den Treiberstufen einer oder mehreren Strommeßeinrichtungen in Abhängigkeit von einem oder mehreren Steuersignalen (30, 31) für den Multiplexer zuführt, wobei die Steuersignale durch eine Kontrolleinrichtung (5) erzeugt werden.
2. Schaltungsanordnung nach Anspruch 1, **dadurch gekennzeichnet**, daß die Anzahl von Strommeßeinrichtung (3) geringer ist, als die Anzahl der Treiberstufen.
3. Schaltungsanordnung nach Anspruch 1 oder 2, **dadurch gekennzeichnet**, daß die Treiberstufen (10) über Anforderungsleitungen (12) Anforderungssignale an die Kontrolleinrichtung (5) übermitteln.
4. Schaltungsanordnung nach einem der Ansprüche 1 bis 3, **dadurch gekennzeichnet**, daß die Kontrolleinrichtung einen Speicher umfaßt, in dem von Anforderungssignalen ausgelöste Anforderungsereignisse gespeichert werden können.
5. Schaltungsanordnung nach einem der Ansprüche 2 bis 4, **dadurch gekennzeichnet**, daß die Kontrolleinrichtung ei-

nen Demultiplexerausgang (34) umfaßt, welcher den digitalen Ausgang (33) des A/D-Wandlers Stromspeicherstellen (32,32') zuordnet.

6. Verfahren zur Strommessung mit einer oder mehreren Strommeßeinrichtungen (3) und zwei oder mehreren Treiberstufen (10), bei dem die in den Treiberstufen fließenden Ströme in jeder Treiberstufe gemessen werden und die Treiberstufen mittels individueller Steuersignale (14) zur Modulation der Pulsweite des in der Treiberstufe fließenden Laststroms angesteuert werden, **dadurch gekennzeichnet**, daß der Zeitpunkt der Strommessungen durch eine organisierte zeitliche Abfolge gesteuert wird.
7. Verfahren nach Anspruch 6, **dadurch gekennzeichnet**, daß die Steuersignale der Treiberstufen eine gemeinsam Periode (27) aufweisen, wobei die Periode in mehrere Zeitscheiben (11) zerlegt wird und jede Zeitscheibe genau einer Treiberstufe (10) zugeordnet wird.
8. Verfahren nach Anspruch 6 oder 7, **dadurch gekennzeichnet**, daß Strommeßanforderungen (15,24), welche den Treiberstufen zugeordnet sind, erzeugt werden und eine Strommessung auf Grund einer Anforderung erfolgt.
9. Verfahren nach einem der Ansprüche 6 bis 8, **dadurch gekennzeichnet**, daß eine Treiberstufe nur innerhalb, insbesondere am Anfang, ihrer zugeordneten Zeitscheibe eingeschaltet (13,18) wird.
10. Verfahren nach einem der Ansprüche 6 bis 9, **dadurch gekennzeichnet**, daß die organisierte Zuordnung Strommeßan-

forderungen, welche für einzelne Treiberstufen bestimmt sind, speichert und die Strommessungen auf Grund von Strommeßanforderungen nach einer festgelegten oder durch Sortieren ermittelten Reihenfolge abarbeitet.

11. Verfahren nach Anspruch 10, **dadurch gekennzeichnet**, daß eine Strommeßanforderung einer Treiberstufe innerhalb der der Treiberstufe zugeordneten Zeitscheibe zuerst bearbeitet wird.
12. Verfahren nach Anspruch 11, **dadurch gekennzeichnet**, daß eine Strommeßanforderung einer Treiberstufe, welche nicht der momentan durchlaufenen Zeitscheibe zugeordnet ist, erst dann bearbeitet wird, wenn frühere Strommeßanforderungen von solchen nicht zur Zeitscheibe gehörenden Treiberstufen bereits abgearbeitet sind.
13. Verfahren nach Anspruch 11, **dadurch gekennzeichnet**, daß eine Strommeßanforderung einer Treiberstufe außerhalb der der Treiberstufe zugeordneten Zeitscheibe, die nicht sofort bearbeitet werden kann, in einem Speicher gespeichert wird und eine Bearbeitung der gespeicherten Anforderungen in einer Reihenfolge vorgenommen wird, welche den Zeitpunkt der Endflanke (37) der Ansteuerimpulse berücksichtigt.
14. Verwendung der Schaltungsanordnung nach den Ansprüchen 1 bis 5 in Bremskraft- oder Fahrdynamikreglern für Kraftfahrzeuge.

THIS PAGE BLANK (USPTO)

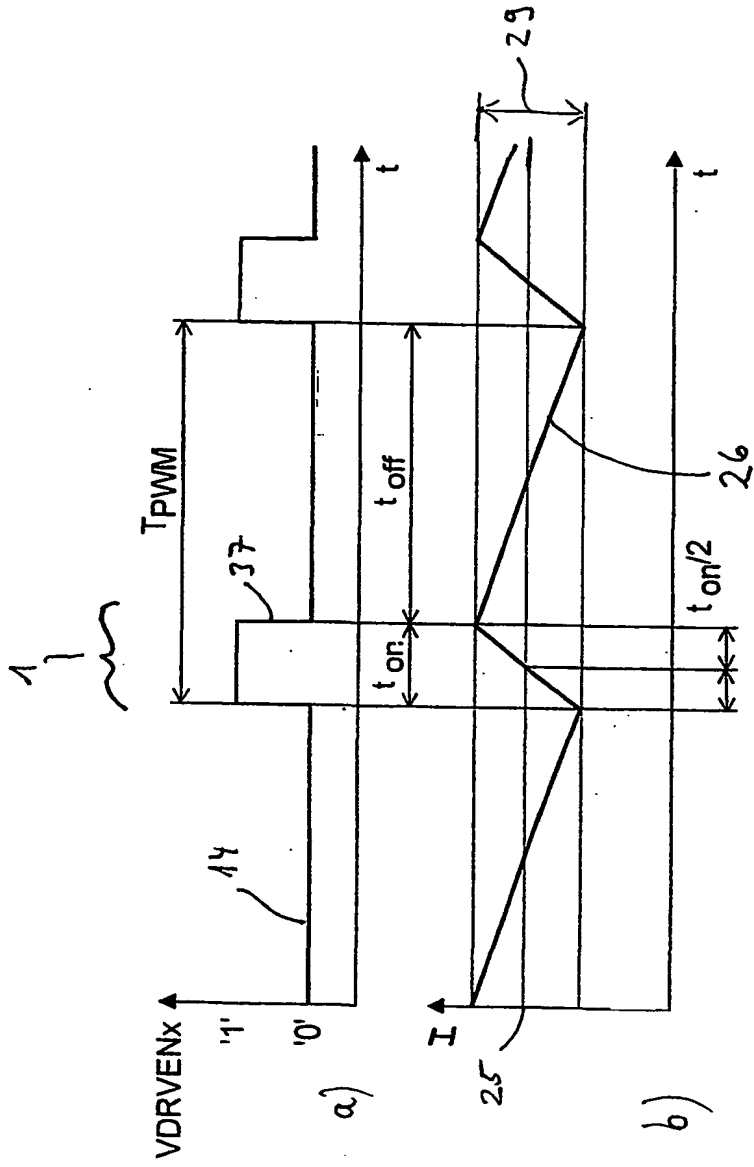
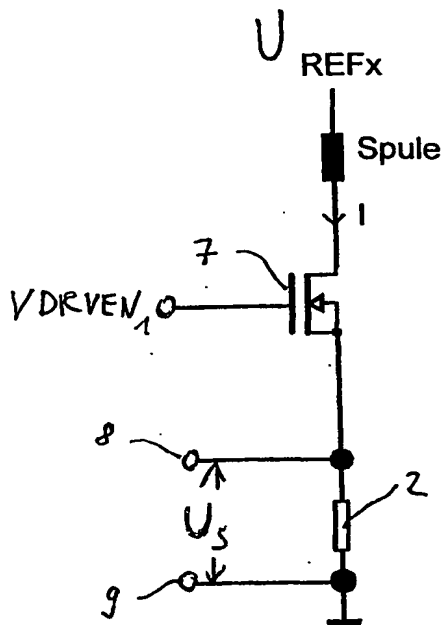
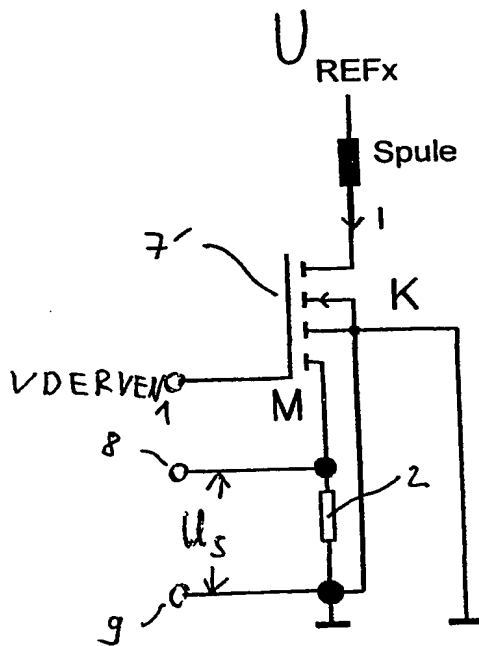


Fig. 1

THIS PAGE BLANK (USPTO)



a)



b)

Fig. 2

THIS PAGE BLANK (USPTO)

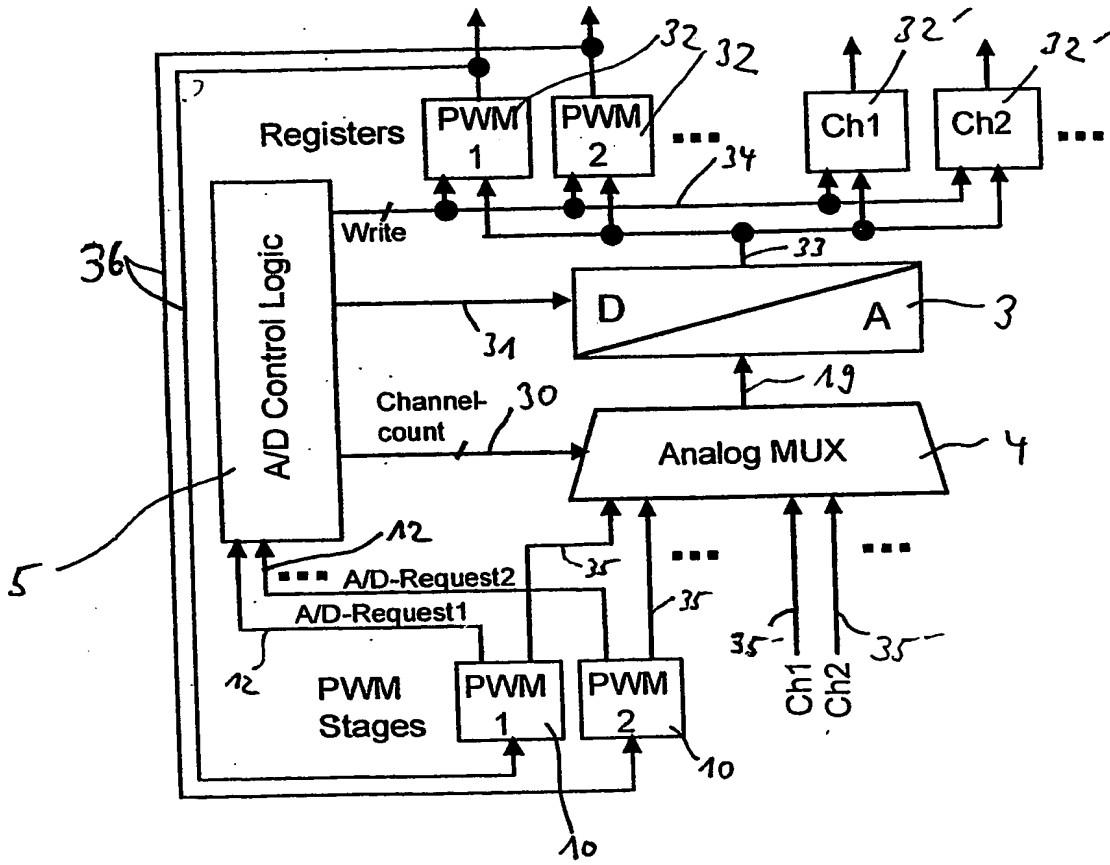


Fig. 3

THIS PAGE BLANK (USPTO)

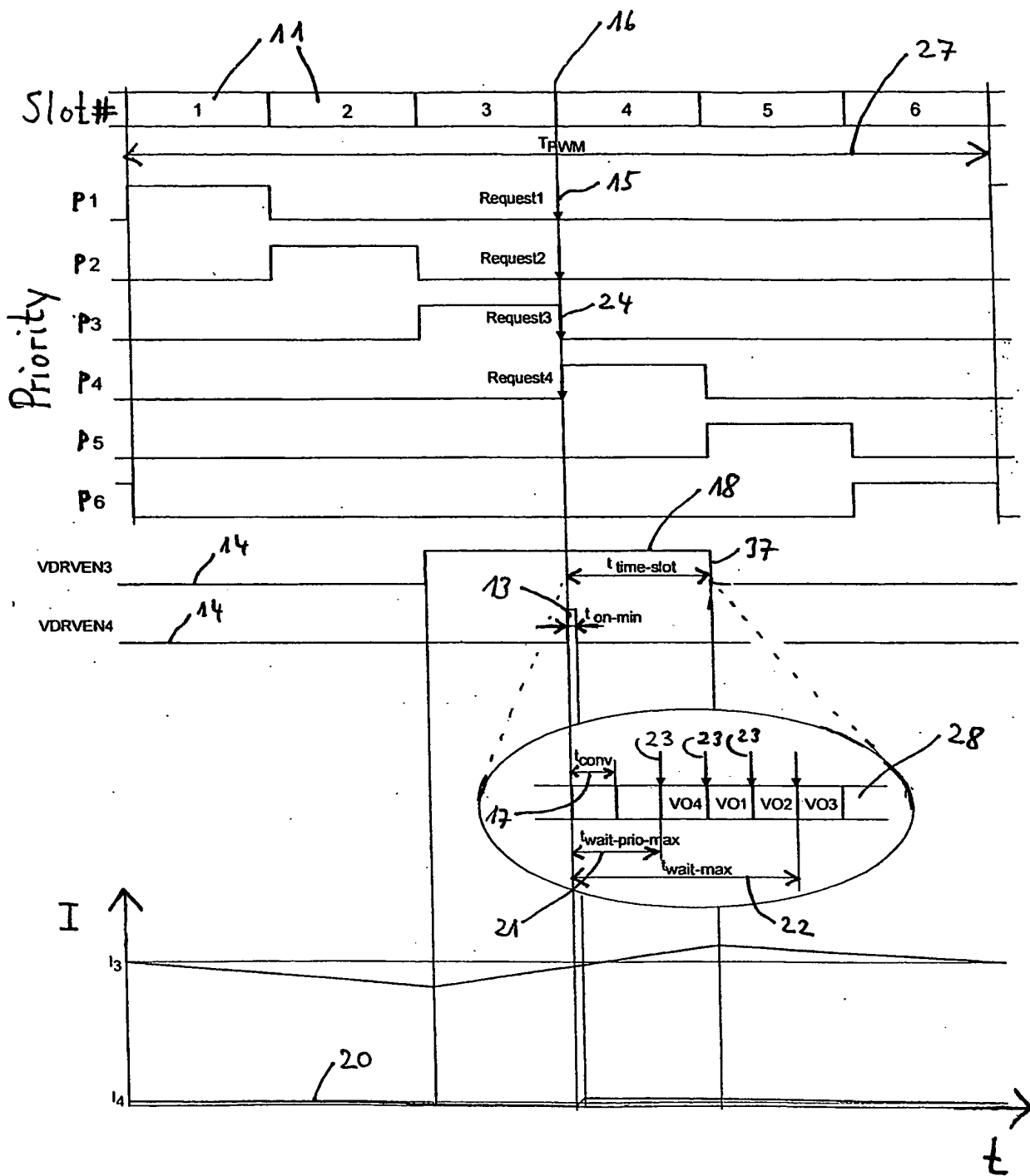


Fig. 4

THIS PAGE BLANK (USPTO)

INTERNATIONAL SEARCH REPORT

International Application No
PCT/EP 01/15040

A. CLASSIFICATION OF SUBJECT MATTER
IPC 7 B60R16/02 H02J7/14 G01R19/165

According to International Patent Classification (IPC) or to both national classification and IPC

B. FIELDS SEARCHED
Minimum documentation searched (classification system followed by classification symbols)
IPC 7 G01R H02J B60R

Documentation searched other than minimum documentation to the extent that such documents are included in the fields searched

Electronic data base consulted during the international search (name of data base and, where practical, search terms used)
EPO-Internal, WPI Data

C. DOCUMENTS CONSIDERED TO BE RELEVANT

Category *	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
X	DE 38 42 921 A (BOSCH GMBH ROBERT) 28 June 1990 (1990-06-28) the whole document	1,2,4,6, 14
Y	---	3,5-7,9
Y	US 5 861 683 A (RUSNAK MARK F ET AL) 19 January 1999 (1999-01-19) abstract column 18, line 27 -column 19, line 26	3
Y	EP 0 242 640 A (BLAUPUNKT WERKE GMBH) 28 October 1987 (1987-10-28) the whole document	5
A	---	1
	--- -/-	

Further documents are listed in the continuation of box C. Patent family members are listed in annex.

* Special categories of cited documents :

- *A* document defining the general state of the art which is not considered to be of particular relevance
- *E* earlier document but published on or after the international filing date
- *L* document which may throw doubts on priority claim(s) or which is cited to establish the publication date of another citation or other special reason (as specified)
- *O* document referring to an oral disclosure, use, exhibition or other means
- *P* document published prior to the international filing date but later than the priority date claimed
- *T* later document published after the international filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention
- *X* document of particular relevance; the claimed invention cannot be considered novel or cannot be considered to involve an inventive step when the document is taken alone
- *Y* document of particular relevance; the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art.
- *8* document member of the same patent family

Date of the actual completion of the international search 6 June 2002	Date of mailing of the international search report 18/06/2002
Name and mailing address of the ISA European Patent Office, P.B. 5818 Patentlaan 2 NL - 2280 HV Rijswijk Tel. (+31-70) 340-2040, Tx. 31 651 epo nl, Fax: (+31-70) 340-3016	Authorized officer Hurtado-Albir, J

INTERNATIONAL SEARCH REPORT

International Application No

PCT/EP 01/15040

C.(Continuation) DOCUMENTS CONSIDERED TO BE RELEVANT

Category *	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
Y	EP 0 315 597 A (SGS THOMSON MICROELECTRONICS) 10 May 1989 (1989-05-10) the whole document	6,7,9
A	-----	1-4
A	US 5 625 299 A (UHLING THOMAS F ET AL) 29 April 1997 (1997-04-29) abstract figures 1,2	1,6
A	----- US 5 539 320 A (VETTER HERMANN ET AL) 23 July 1996 (1996-07-23) the whole document	1,6
A	----- EP 0 095 041 A (SIEMENS AG) 30 November 1983 (1983-11-30) the whole document -----	1,6

INTERNATIONAL SEARCH REPORT

International Application No
PCT/EP 01/15040

Patent document cited in search report		Publication date	Patent family member(s)	Publication date
DE 3842921	A	28-06-1990	DE 3842921 A1	28-06-1990
US 5861683	A	19-01-1999	CA 2238786 A1	30-11-1998
EP 0242640	A	28-10-1987	DE 3612237 A1 EP 0242640 A1	15-10-1987 28-10-1987
EP 0315597	A	10-05-1989	IT 1220186 B DE 3881641 D1 DE 3881641 T2 EP 0315597 A2 JP 1160371 A JP 2914667 B2	06-06-1990 15-07-1993 23-09-1993 10-05-1989 23-06-1989 05-07-1999
US 5625299	A	29-04-1997	DE 19603802 A1 FR 2733598 A1 GB 2297624 A ,B JP 8254545 A US 5654647 A US 5898312 A US 5940965 A	14-08-1996 31-10-1996 07-08-1996 01-10-1996 05-08-1997 27-04-1999 24-08-1999
US 5539320	A	23-07-1996	DE 4341425 A1 FR 2713344 A1 JP 7209343 A	08-06-1995 09-06-1995 11-08-1995
EP 0095041	A	30-11-1983	DE 3216006 A1 AU 1403583 A DE 3365990 D1 EP 0095041 A1	10-11-1983 03-11-1983 16-10-1986 30-11-1983

THIS PAGE BLANK (USPTO)

INTERNATIONALER RESEARCHENBERICHT

Internationales Abzeichen
PCT/EP 01/15040

A. KLASSIFIZIERUNG DES ANMELDUNGSGEGENSTANDES IPK 7 B60R16/02 H02J7/14 G01R19/165		
Nach der Internationalen Patentklassifikation (IPK) oder nach der nationalen Klassifikation und der IPK		
B. RECHERCHIERTE GEBIETE Recherchiertes Mindestprüfstoff (Klassifikationssystem und Klassifikationssymbole) IPK 7 G01R H02J B60R		
Recherchierte aber nicht zum Mindestprüfstoff gehörende Veröffentlichungen, soweit diese unter die recherchierten Gebiete fallen		
Während der internationalen Recherche konsultierte elektronische Datenbank (Name der Datenbank und evtl. verwendete Suchbegriffe) EPO-Internal, WPI Data		
C. ALS WESENTLICH ANGESEHENE UNTERLAGEN		
Kategorie*	Bezeichnung der Veröffentlichung, soweit erforderlich unter Angabe der in Betracht kommenden Teile	Betr. Anspruch Nr.
X	DE 38 42 921 A (BOSCH GMBH ROBERT) 28. Juni 1990 (1990-06-28) das ganze Dokument	1, 2, 4, 6, 14
Y	---	3, 5-7, 9
Y	US 5 861 683 A (RUSNAK MARK F ET AL) 19. Januar 1999 (1999-01-19) Zusammenfassung Spalte 18, Zeile 27 -Spalte 19, Zeile 26	3
Y	EP 0 242 640 A (BLAUPUNKT WERKE GMBH) 28. Oktober 1987 (1987-10-28) das ganze Dokument	5
A	---	1
	-/--	
<input checked="" type="checkbox"/> Weitere Veröffentlichungen sind der Fortsetzung von Feld C zu entnehmen <input checked="" type="checkbox"/> Siehe Anhang Patentfamilie		
* Besondere Kategorien von angegebenen Veröffentlichungen : *A* Veröffentlichung, die den allgemeinen Stand der Technik definiert, aber nicht als besonders bedeutsam anzusehen ist *E* älteres Dokument, das jedoch erst am oder nach dem internationalen Anmeldedatum veröffentlicht worden ist *L* Veröffentlichung, die geeignet ist, einen Prioritätsanspruch zweifelhaft erscheinen zu lassen, oder durch die das Veröffentlichungsdatum einer anderen im Recherchenbericht genannten Veröffentlichung belegt werden soll oder die aus einem anderen besonderen Grund angegeben ist (wie ausgeführt) *O* Veröffentlichung, die sich auf eine mündliche Offenbarung, eine Benutzung, eine Ausstellung oder andere Maßnahmen bezieht *P* Veröffentlichung, die vor dem internationalen Anmeldedatum, aber nach dem beanspruchten Prioritätsdatum veröffentlicht worden ist *T* Spätere Veröffentlichung, die nach dem internationalen Anmeldedatum oder dem Prioritätsdatum veröffentlicht worden ist und mit der Anmeldung nicht kollidiert, sondern nur zum Verständnis des der Erfindung zugrundeliegenden Prinzips oder der ihr zugrundeliegenden Theorie angegeben ist *X* Veröffentlichung von besonderer Bedeutung; die beanspruchte Erfindung kann allein aufgrund dieser Veröffentlichung nicht als neu oder auf erfinderischer Tätigkeit beruhend betrachtet werden *Y* Veröffentlichung von besonderer Bedeutung; die beanspruchte Erfindung kann nicht als auf erfinderischer Tätigkeit beruhend betrachtet werden, wenn die Veröffentlichung mit einer oder mehreren anderen Veröffentlichungen dieser Kategorie in Verbindung gebracht wird und diese Verbindung für einen Fachmann naheliegend ist *Z* Veröffentlichung, die Mitglied derselben Patentfamilie ist		
Datum des Abschlusses der internationalen Recherche 6. Juni 2002		Absendedatum des internationalen Recherchenberichts 18/06/2002
Name und Postanschrift der Internationalen Recherchenbehörde Europäisches Patentamt, P.B. 5818 Patentlaan 2 NL - 2280 HV Rijswijk Tel. (+31-70) 340-2040, Tx. 31 651 epo nl, Fax (+31-70) 340-3016		Bevollmächtigter Bediensteter Hurtado-Albir, J

C.(Fortsetzung) ALS WESENTLICH ANGESEHENE UNTERLAGEN

Kategorie*	Bezeichnung der Veröffentlichung, soweit erforderlich unter Angabe der in Betracht kommenden Teile	Betr. Anspruch Nr.
Y	EP 0 315 597 A (SGS THOMSON MICROELECTRONICS) 10. Mai 1989 (1989-05-10) das ganze Dokument	6,7,9
A	-----	1-4
A	US 5 625 299 A (UHLING THOMAS F ET AL) 29. April 1997 (1997-04-29) Zusammenfassung Abbildungen 1,2	1,6
A	US 5 539 320 A (VETTER HERMANN ET AL) 23. Juli 1996 (1996-07-23) das ganze Dokument	1,6
A	EP 0 095 041 A (SIEMENS AG) 30. November 1983 (1983-11-30) das ganze Dokument	1,6

INTERNATIONALER RECHERCHENBERICHT

Internationales Aktenzeichen

PCT/EP 01/15040

Im Recherchenbericht angeführtes Patentdokument		Datum der Veröffentlichung	Mitglied(er) der Patentfamilie	Datum der Veröffentlichung
DE 3842921	A	28-06-1990	DE 3842921 A1	28-06-1990
US 5861683	A	19-01-1999	CA 2238786 A1	30-11-1998
EP 0242640	A	28-10-1987	DE 3612237 A1	15-10-1987
			EP 0242640 A1	28-10-1987
EP 0315597	A	10-05-1989	IT 1220186 B	06-06-1990
			DE 3881641 D1	15-07-1993
			DE 3881641 T2	23-09-1993
			EP 0315597 A2	10-05-1989
			JP 1160371 A	23-06-1989
			JP 2914667 B2	05-07-1999
US 5625299	A	29-04-1997	DE 19603802 A1	14-08-1996
			FR 2733598 A1	31-10-1996
			GB 2297624 A , B	07-08-1996
			JP 8254545 A	01-10-1996
			US 5654647 A	05-08-1997
			US 5898312 A	27-04-1999
			US 5940965 A	24-08-1999
US 5539320	A	23-07-1996	DE 4341425 A1	08-06-1995
			FR 2713344 A1	09-06-1995
			JP 7209343 A	11-08-1995
EP 0095041	A	30-11-1983	DE 3216006 A1	10-11-1983
			AU 1403583 A	03-11-1983
			DE 3365990 D1	16-10-1986
			EP 0095041 A1	30-11-1983

THIS PAGE BLANK (USPTO)

**This Page is Inserted by IFW Indexing and Scanning
Operations and is not part of the Official Record**

BEST AVAILABLE IMAGES

Defective images within this document are accurate representations of the original documents submitted by the applicant.

Defects in the images include but are not limited to the items checked:

- BLACK BORDERS
- IMAGE CUT OFF AT TOP, BOTTOM OR SIDES
- FADED TEXT OR DRAWING
- BLURRED OR ILLEGIBLE TEXT OR DRAWING
- SKEWED/SLANTED IMAGES
- COLOR OR BLACK AND WHITE PHOTOGRAPHS
- GRAY SCALE DOCUMENTS
- LINES OR MARKS ON ORIGINAL DOCUMENT
- REFERENCE(S) OR EXHIBIT(S) SUBMITTED ARE POOR QUALITY
- OTHER: _____

IMAGES ARE BEST AVAILABLE COPY.

As rescanning these documents will not correct the image problems checked, please do not report these problems to the IFW Image Problem Mailbox.

THIS PAGE BLANK (USPTO)